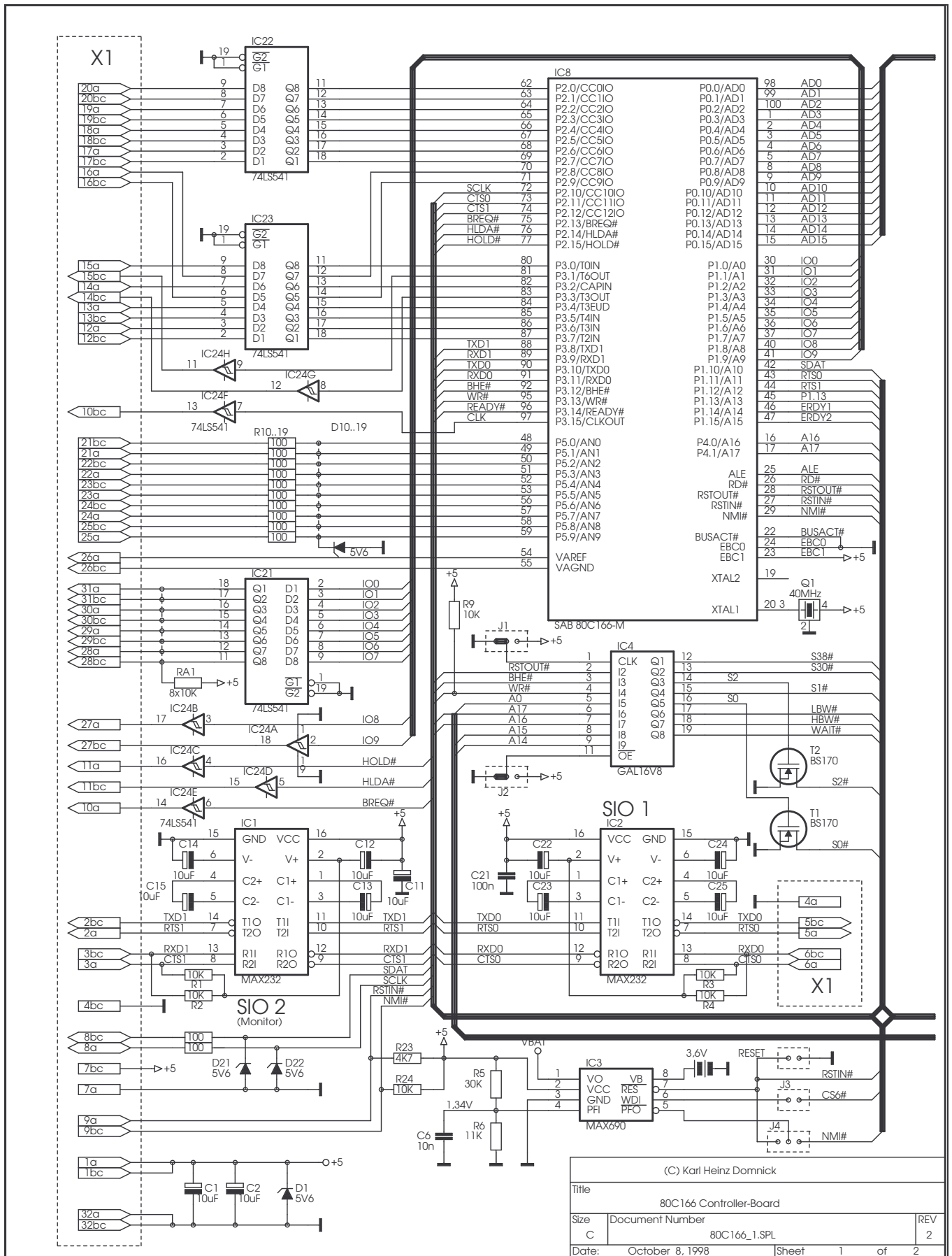
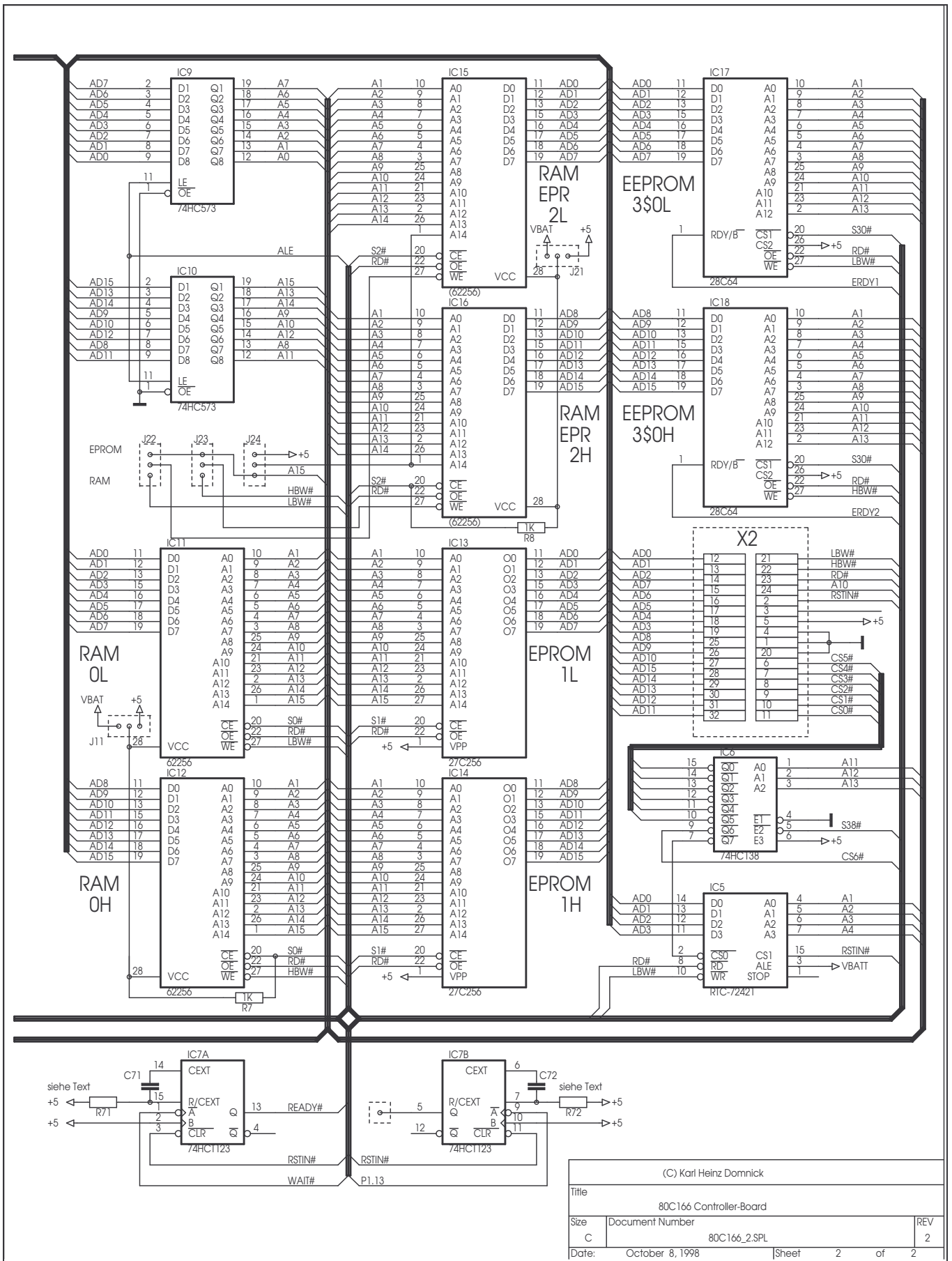


80C166 Controller-Board (www.domnick-elektronik.de)



(C) Karl Heinz Domnick			
Title 80C166 Controller-Board			
Size	Document Number	80C166_1.SPL	REV 2
Date:	October 8, 1998	Sheet	1 of 2



(C) Karl Heinz Domnick

Title			80C166 Controller-Board		
Size	Document Number				REV
C	80C166_2.SPL				2
Date:	October 8, 1998	Sheet	2	of	2

Pinbelegung 80C166 Board

Funktion	Name	Pin	Pin	Name	Funktion
+5V Versorgung	+5V	1bc 1	2 1a	+5V	+5V Versorgung
Ausg. SIO 2 TxD Mon	P3.8 / TXD1	2bc 3	4 2a	P1.12	Ausg. SIO 2 RTS
Eing. SIO 2 RxD Mon	P3.9 / RXD1	3bc 5	6 3a	P2.12/CC12IO	Eing. SIO 2 CTS
GND SIO 2	GND	4bc 7	8 4a	GND	GND SIO 1
Ausg. SIO 1 TxD Prog	P3.10 / TXD0	5bc 9	10 5a	P1.11	Ausg. SIO 1 RTS
Eing. SIO 1 RxD Prog	P3.11 / RXD0	6bc 11	12 6a	P2.11/CC11IO	Eing. SIO 1 CTS
+5V Seriell	+5V	7bc 13	14 7a	GND	GND Seriell
Ein/Ausg. Seriell Data *	P1.10	8bc 15	16 8a	P2.10 / CC10IO	Ein/Ausg. Seriell Clock*
Eing. Non Maskable Int	NMI#	9bc 17	18 9a	RSTIN#	Eing. Reset
Ausg. (Clock 20 MHz)	P3.15 / CLK	10bc 19	20 10a	P2.13 / BREQ#	Ausg. (Bus Request)
Ausg. (hold acknowledge)	P2.14 / HLDA#	11bc 21	22 11a	P2.15 / HOLD#	Ausg. (Hold)
Eing. (Timer 2 Input)	P3.7 / T2IN	12bc 23	24 12a	P3.6 / T3IN	Eing. (Timer 3 Input)
Eing. (Timer 4 Input)	P3.5 / T4IN	13bc 25	26 13a	P3.4 / T3EUD	Eing. (Timer 3 Up/Dn)
Ausg. (Timer 3 Output)	P3.3 / T3OUT	14bc 27	28 14a	P3.2 / CAPIN	Eing. (Capture Input)
Ausg. (Timer 6 Output)	P3.1 / T6OUT	15bc 29	30 15a	P3.0 / T0IN	Eing. (Timer 0 Input)
Eing. (CapCom) 10	P2.9 / CC9IO	16bc 31	32 16a	P2.8 / CC8IO	Eing. (CapCom) 9
Eing. (CapCom) 8	P2.7 / CC7IO	17bc 33	34 17a	P2.6 / CC6IO	Eing. (CapCom) 7
Eing. (CapCom) 6	P2.5 / CC5IO	18bc 35	36 18a	P2.4 / CC4IO	Eing. (CapCom) 5
Eing. (CapCom) 4	P2.3 / CC3IO	19bc 37	38 19a	P2.2 / CC2IO	Eing. (CapCom) 3
Eing. (CapCom) 2	P2.1 / CC1IO	20bc 39	40 20a	P2.0 / CC0IO	Eing. (CapCom) 1
Eing. (Analog) 1 *	P5.0 / AN0	21bc 41	42 21a	P5.1 / AN1	Eing. (Analog) 2 *
Eing. (Analog) 3 *	P5.2 / AN2	22bc 43	44 22a	P5.3 / AN3	Eing. (Analog) 4 *
Eing. (Analog) 5 *	P5.4 / AN4	23bc 45	46 23a	P5.5 / AN5	Eing. (Analog) 6 *
Eing. (Analog) 7 *	P5.6 / AN6	24bc 47	48 24a	P5.7 / AN7	Eing. (Analog) 8 *
Eing. (Analog) 9 *	P5.8 / AN8	25bc 49	50 25a	P5.9 / AN9	Eing. (Analog) 10 *
Analog-Ground (GND)	VAGND	26bc 51	52 26a	VAREF	Analog-Referenz (+5V)
Ausg. 10	P1.9	27bc 53	54 27a	P1.8	Ausg. 9
Ausg. 8	P1.7	28bc 55	56 28a	P1.6	Ausg. 7
Ausg. 6	P1.5	29bc 57	58 29a	P1.4	Ausg. 5
Ausg. 4	P1.3	30bc 59	60 30a	P1.2	Ausg. 3
Ausg. 2	P1.1	31bc 61	62 31a	P1.0	Ausg. 1
GND Versorgung	GND	32bc 63	64 32a	GND	GND Versorgung

Pinbelegung Erweiterungs-Pfosten

Pin	Name	Funktion	Pin	Name	Funktion
1	GND	Versorgung GND	17	AD5 / P0.5	Adress-/Daten-Bit 5
2	RSTIN#	Restart-Input (Reset)	18	AD4 / P0.4	Adress-/Daten-Bit 4
3			19	AD3 / P0.3	Adress-/Daten-Bit 3
4	GND	GND Versorgung	20	GND	GND Versorgung
5	+5	+5 V Versorgung	21	LBW#	Low Byte Write
6	CS5#	Chip-Select 5: 3A800-3AFFFh	22	HBW#	High Byte Write
7	CS4#	Chip-Select 4: 3A000-3A7FFh	23	RD#	Read
8	CS3#	Chip-Select 3: 39800-39FFFh	24	A10	Adress-Bit 10
9	CS2#	Chip-Select 2: 39000-397FFh	25	AD8 / P0.8	Adress-/Daten-Bit 8
10	CS1#	Chip-Select 1: 38800-38FFFh	26	AD9 / P0.9	Adress-/Daten-Bit 9
11	CS0#	Chip-Select 0: 38000-387FFh	27	AD10 / P0.10	Adress-/Daten-Bit 10
12	AD0 / P0.0	Adress-/Daten-Bit 0	28	AD15 / P0.15	Adress-/Daten-Bit 15
13	AD1 / P0.1	Adress-/Daten-Bit 1	29	AD14 / P0.14	Adress-/Daten-Bit 14
14	AD2 / P0.2	Adress-/Daten-Bit 2	30	AD13 / P0.13	Adress-/Daten-Bit 13
15	AD7 / P0.7	Adress-/Daten-Bit 7	31	AD12 / P0.12	Adress-/Daten-Bit 12
16	AD6 / P0.6	Adress-/Daten-Bit 6	32	AD11 / P0.11	Adress-/Daten-Bit 11

Adressbelegung 80C166 Board

RAM	64,0 kB	2 x RAM 62256	0\$0000-0\$F9FFh
Controller	1,5 kB	80C166 RAM und Register	0\$FA00-0\$FFFFh
EPROM	65,5 kB	2 x EPROM 27C256	1\$0000-1\$FFFFh
RAM / EPROM	65,5 kB	2 x RAM 62256 oder EPROM 27C256	2\$0000-2\$FFFFh
EEPROM	32,8 kB	2 x EEPROM 28C64 oder 28C128	3\$0000-3\$3FFFh
Decoder	16,4 kB		3\$8000-3\$BFFFh
CS0#		Chip-Select 0 für Erweiterungs-Karten	3\$8000-3\$87FFh
CS1#		Chip-Select 1 für Erweiterungs-Karten	3\$8800-3\$8FFFh
CS2#		Chip-Select 2 für Erweiterungs-Karten	3\$9000-3\$97FFh
CS3#		Chip-Select 3 für Erweiterungs-Karten	3\$9800-3\$9FFFh
CS4#		Chip-Select 4 für Erweiterungs-Karten	3\$A000-3\$A7FFh
CS5#		Chip-Select 5 für Erweiterungs-Karten	3\$A800-3\$AFFFh
CS6#		Watch-Dog (MAX 690)	3\$B000-3\$B7FFh
CS7#		Real-Time-Clock (RTC-7421)	3\$B800-3\$BFFFh
Frei	16,4 kB	Freier Bereich	3\$C000-3\$FFFFh
Mon16X		Monitor-Programm	1\$0000h-1\$3FFFh

```

; GAL für 80C166 Controller-Board (KH Domnick)
chip 80C166 GAL16V8
; Pin 1 2 3 4 5 6 7 8 9 10
; J1 RST BHE WR A0 A17 A16 A15 A14 GND
; J2 S38 S30 S2 S1 S0 LBW HBW WAIT VCC
; Pin 11 12 13 14 15 16 17 18 19 20
equations
s0 = /A17 * /A16 * RST ;RAM 0$0000h-0$F9FFh
+ /A17 * /A16 * /RST * J2 * J1 ; bei Reset 0$0000h-0$F9FFh
+ A15 * /A17 * /A16 * /RST * J2 */J1 ; bei Reset 0$8000h-0$F9FFh
/S1 = /A17 * A16 ;EPROM 1$0000h-1$FFFFh
+ /A17 * /A16 * /RST */J2 */J1 ; bei Reset 0$0000h-0$FFFFFh
S2 = A17 * /A16 ;RAM/EPROM 2$0000h-2$FFFFFh
+ /A17 * /A16 * /RST */J2 * J1 ; bei Reset 0$0000h-0$FFFFFh
/S30 = A17 * A16 * /A15 ;EEPROM 3$0000h-3$8000h
+ /RST * A17 * A16 * /A15 * J2 */J1 ; bei Reset 0$0000h-0$7FFFh
/S38 = A17 * A16 * A15 * /A14 ;Dekoder 3$8000h-3$BFFFh
/LBW = /WR * /A0 ;Low Byte Write
/HBW = /WR * /BHE ;High Byte Write
; Optional für Ready-Signal
/WAIT = A17 * A16 * /A15 ;EEPROM 3$0000h-3$7FFFh
+ A17 * A16 * A15 * /A14 ;Dekoder 3$8000h-3$BFFFh
    
```

